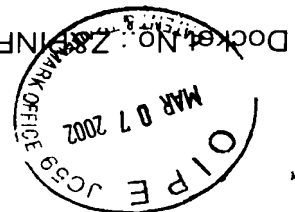


6/1/02



Docket No. 2889 INFN10277

I hereby certify that this correspondence is being deposited with the United States Postal Service as First Class Mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231, on the date indicated below.

By: Walter Hartner Date: March 1, 2002

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Walter Hartner et al.
Applic. No. : 10/027,533
Filed : December 26, 2001
Title : Method for Fabricating a Precious-Metal Electrode
Art Unit : 1762

CLAIM FOR PRIORITY

Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

Sir:

Claim is hereby made for a right of priority under Title 35, U.S. Code, Section 199, based upon the German Patent Application 199 29 306.6, filed June 25, 1999.

A certified copy of the above-mentioned foreign patent application is being submitted

herewith.

Respectfully submitted,

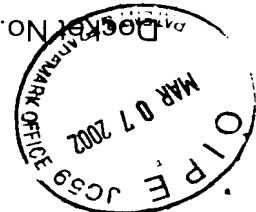
Walter Hartner
For Applicants

Date: March 1, 2002

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/kt

RECEIVED
MAR 12 2002
TC 1700



Document No.: Z&PINFN10277

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Walter Hartner et al.
Applic. No. : 10/027,533
Filed : December 26, 2001
Title : Method for Fabricating a Precious-Metal Electrode
Art Unit : 1762

ASSOCIATE POWER OF ATTORNEY

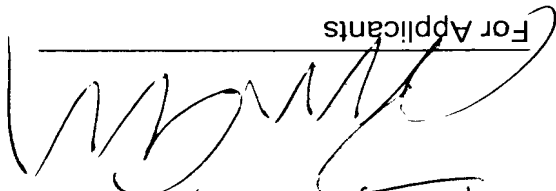
Hon. Commissioner of Patents and Trademarks,
Washington, D.C. 20231

Sir:

Please recognize MARKUS NOLFF (Reg. No. 37,006) as my associate in the matter in the above-identified application, with full powers. Please continue addressing all communications to the following address:

Lerner and Greenberg, P.A.
P.O. Box 2480
Hollywood, Florida 33022-2480

Respectfully submitted,



For Applicants

Date: March 1, 2002

Lerner and Greenberg, P.A.
Post Office Box 2480
Hollywood, FL 33022-2480
Tel: (954) 925-1100
Fax: (954) 925-1101

/kf

RECEIVED
MAR 12 2002
TC 1700



Prioritätsbescheinigung über die Einreichung
einer Patentanmeldung



RECEIVED
MAR 12 2002
TC 1700

Aktenzeichen:

199 29 306.6

Anmeldetag:

25. Juni 1999

Anmelder/Inhaber:

Infineon Technologies AG,
München/DE

Erstanmelder: Siemens Aktiengesellschaft,
München/DE

Bezeichnung:

Verfahren zur Herstellung einer strukturierten
Edelmetallschicht

IPC:

H 01 L, C 23 C

F angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
inglichen Unterlagen dieser Patentanmeldung.

München, den 07. Februar 2002
Deutsches Patent- und Markenamt
Der Präsident
im Auftrag

Belegexemplar
Darf nicht geändert werden



1

Beschreibung

Verfahren zur Herstellung einer strukturierten

Edelmetallschicht

5

Die Erfindung betrifft ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung.

10

Während der letzten 25 Jahre hat sich die Speicherdichte von

DRAM-Speicherbausteinen von einer Generation zur nächsten

Generation jeweils vervielfacht. Das prinzipielle Design

einer elementaren Speicherzelle sowie die zum Aufbau der

Speicherzelle verwendeten Materialien haben sich dabei jedoch

15

im wesentlichen nicht verändert. Eine DRAM-Speicherzelle

besteht wie vor 25 Jahren aus einem Transistor und einem

Kondensator, der die zur Darstellung der Information

notwendige Ladung speichert. Der Kondensator der

20

Speicherzelle besitzt dabei Elektroden aus dotiertem Silizium

bzw. Polysilizium und eine zwischen den Elektroden

angeordnete dielektrische Schicht aus Siliziumdioxid und/oder

Siliziumnitrid.

25

Um die in einem Kondensator gespeicherte Ladung

reproduzierbar auslesen zu können, sollte die Kapazität des

Kondensators mindestens einen Wert von etwa 30 fF besitzen.

Gleichzeitig mußte und muß die laterale Ausdehnung des

Kondensators ständig verkleinert werden, um die genannte

30

Erhöhung der Speicherdichte erzielen zu können. Diese an sich

gegenläufigen Anforderungen an den Kondensator der

Speicherzelle führten und führen zu einer immer komplexeren

Strukturierung des Kondensators ("Trench-Kondensatoren",

"Stack-Kondensatoren", "Kronen-Kondensatoren"), um trotz

35

kleiner werdender lateraler Ausdehnung des Kondensators eine

ausreichende Kondensatorfläche bereitstellen zu können.

Dementsprechend wird jedoch die Herstellung des Kondensators immer aufwendiger und damit immer teurer.

2

Ein weiterer Weg, eine ausreichende Kapazität des Kondensators zu gewährleisten, liegt in der Verwendung

anderer Materialien zwischen den Kondensatorelektroden. In letzter Zeit werden daher anstatt des herkömmlichen Siliziumoxids/ Siliziumnitrids neue Materialien, insbesondere hoch-e Paraelektrika und Ferroelektrika, zwischen den

Kondensatorelektroden einer Speicherzelle verwendet. Diese neuen Materialien besitzen eine deutlich höhere relative Dielektrizitätskonstante (> 20) als das herkömmliche Siliziumoxid/Siliziumnitrid (< 8). Daher kann durch den

Einsatz dieser Materialien, bei gleicher Kapazität und gleicher lateralen Ausdehnung der Speicherzelle, die benötigte Kondensatorfläche und damit die benötigte Komplexität der Strukturierung des Kondensators deutlich

vermindert werden. Beispielsweise kommen Bariumstrontium-

titanat (BST, $(\text{Ba}, \text{Sr})\text{TiO}_3$), Bleizirkonat-titanat oder $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ bzw. Lanthan-dotiertes Bleizirkonat-titanat oder Strontiumwismuttantalat (SBT, $\text{SrBi}_2\text{Ta}_2\text{O}_9$) zum Einsatz.

Neben herkömmlichen DRAM-Speicherbausteinen werden in Zukunft auch ferroelektrische Speicheranordnungen, sogenannte FRAM's,

eine wichtige Rolle spielen. Ferroelektrische Speicheranordnungen besitzen gegenüber herkömmlichen Speicheranordnungen, wie beispielsweise DRAMs und SRAMs, den

Vorteil, daß die gespeicherte Information auch bei einer Unterbrechung der Spannungs- bzw. Stromversorgung nicht

verloren geht sondern gespeichert bleibt. Diese

Nichtflüchtigkeit ferroelektrischer Speicheranordnungen beruht auf der Tatsache, daß bei ferroelektrischen

Materialien die durch ein äußeres elektrisches Feld eingeprägte Polarisation auch nach Abschalten des äußeren

elektrischen Feldes im wesentlichen beibehalten wird. Auch für ferroelektrischer Speicheranordnungen kommen die bereits genannten neuen Materialien wie Bariumstrontiumtitanat (BST,

(Ba,Sr,TiO₃), Bleizirkonat (PZT, Pb(Zr,Ti)O₃) bzw. Lanthan-dotiertes Bleizirkonat oder Strontiumwismuttantalat (SBT, SrBi₂TaO₉) zum Einsatz.

5 Leider bedingt die Verwendung der neuen Paraelektrika bzw. Ferroelektrika auch die Verwendung neuer Elektrodenmaterialien. Die neuen Paraelektrika bzw. Elektroden (untere Elektrode) abgeschieden. Die Prozessierung erfolgt unter hohen Temperaturen, bei denen die Materialien, aus denen normalerweise die Kondensatorelektroden bestehen, so z.B. dotiertes Polysilizium, leicht oxidiert werden und ihre elektrisch leitenden Eigenschaften verlieren, was zum Ausfall der Speicherzelle führen würde.

10 Wegen ihrer guten Oxidationsbeständigkeit und/oder der Ausbildung elektrisch leitfähiger Oxide gelten 4d und 5d Übergangsmetalle, insbesondere Edelmetalle wie Ru, Rh, Pd, Os, Ir und insbesondere Platin, als aussichtsreiche Kandidaten, die dotiertes Silizium/Polysilizium als Elektrodenmaterial ersetzen könnten.

30 Leider hat sich herausgestellt, daß die oben genannten, in integrierten Schaltungen neu eingesetzten Materialien zu den chemisch nur schwer oder nicht ätzbaren Materialien gehören, bei denen der Ätzabtrag, auch bei der Verwendung "reaktiver" Gase, überwiegend oder fast ausschließlich auf dem physikalischen Anteil der Ätzung beruht.

35 Die Strukturierung der bisher verwendeten Materialien erfolgt in der Regel durch sogenannte plasmaunterstützte anisotrope Ätzverfahren. Dabei werden üblicherweise physikalisch-chemische Verfahren angewandt, bei denen Gasgemische aus einem oder mehreren reaktiven Gasen, wie z.B. Sauerstoff, Chlor, Brom, Chlorwasserstoff, Bromwasserstoff bzw. halogenierten Kohlenwasserstoffen und aus Edelgasen (z.B. Ar, He) verwendet werden. Diese Gasgemische werden in der Regel

in einem elektromagnetischen Wechselfeld bei geringen Drücken angeregt, wodurch das Gasgemisch in ein Plasma überführt wird.

5 Die positiven Ionen des Plasmas treffen dann nahezu senkrecht auf die zu strukturierende Schicht, was eine gute Abbildung einer auf der zu strukturierenden Schicht liegenden Maske erlaubt. Üblicherweise werden als Maskenmaterialien

10 Photolacke verwendet, da diese durch einen Belichtungsschritt und einen Entwicklungsschritt relativ einfach strukturiert werden können. Der physikalische Teil der Ätzung wird durch Impuls und kinetische Energie der auftreffenden Ionen (z.B. Cl^+ , Ar^+) bewirkt. Zusätzlich werden dadurch chemische

15 Reaktionen zwischen der zu strukturierenden Schicht und den reaktiven Gastelchen (Ionen, Moleküle, Atome, Radikale) unter Bildung flüchtiger Reaktionsprodukte initiiert oder verstärkt (chemischer Teil der Ätzung). Diese chemischen Reaktionen zwischen den Substratelchen und den Gastelchen sind verantwortlich für hohe Ätzelektivitäten des

20 Ätzprozesses.

Wegen der geringen oder fehlenden chemischen Komponente bei der Ätzung des Elektrodenmaterials, liegt der Ätzabtrag der zu strukturierenden Schicht in der selben Größenordnung wie der Ätzabtrag der Maske bzw. der Unterlage (Ätzstoppschicht), d.h. die Ätzelektivität zur Ätzmaste bzw. Unterlage ist im allgemeinen klein (zwischen etwa 0,3 und 3,0). Dies hat zur Folge, daß durch die Erosion von Masken mit geneigten Flanken und die unvermeidliche Facettenbildung der Masken nur eine

30 geringe Maßhaltigkeit der Strukturierung gewährleistet werden kann. Darüber hinaus wird, insbesondere bei einem "Overetch"-Schritt, die Unterlage stark angeätzt und es kommt zu schwer kontrollierbaren Abschrägungen der Ätzflanken. Dies hat zur Folge, daß sehr kleine Elektroden (Grundfläche der Elektrode

= F_1 , F = kleinste durch eine bestimmte Technologie

- herstellbare Strukturgröße) nur mit sehr großem Aufwand erzeugt werden können.
- 5 Zum Teil wird auch versucht, Edelmetalle in lithografisch definierte Gebiete oder durch vorstrukturierte Masken auf ein Substrat abzuscheiden, um das schwierige Ätzen der Edelmetalle zu umgehen. Ein derartiges Verfahren ist z.B. in der US 5,789,320 beschrieben.
- 10 Der Erfindung liegt daher die Aufgabe zugrunde, ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht anzugeben, bei dem die genannten Probleme deutlich vermindert sind bzw. vermieden werden.
- 15 Diese Aufgabe wird von dem Verfahren zur Herstellung einer strukturierten Edelmetallschicht gemäß Patentanspruch 1 und Patentanspruch 4 sowie von der Elektrode gemäß Patentanspruch 18 gelöst. Weitere vorteilhafte Ausführungsformen, Ausgestaltungen und Aspekte der vorliegenden Erfindung ergeben sich aus den Unteransprüchen der Beschreibung und den beiliegenden Zeichnungen.
- 20 Erfindungsgemäß wird ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung, bereitgestellt, das folgende Schritte aufweist:
- 30 a) ein Substrat mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich wird bereitgestellt;
- b) zumindest eine metallorganische Verbindung eines Edelmetalls wird bei einer Temperatur von 0° bis 120°C zu dem Substrat geführt, so daß selektiv auf dem katalytisch aktiven Zielbereich das Edelmetall abgeschieden wird.

Weiterhin wird erfindungsgemäß ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung, bereitgestellt, das folgende Schritte aufweist:

- a) ein Substrat mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich wird bereitgestellt;

- b) $\text{Pt}(\text{PF}_3)_4$ wird bei einer Temperatur von 80° bis 150°C zu dem Substrat geführt, so daß selektiv auf dem katalytisch aktiven Zielbereich Platin abgeschieden wird.

Die erfindungsgemäßen Verfahren besitzen den Vorteil, daß die nur schwer ätzbaren Edelmetallschichten nicht direkt strukturiert werden müssen. Die gewünschte Struktur der Schicht wird durch die Vorstrukturierung des Substrats in einen katalytisch aktiven Zielbereich und einen katalytisch inaktiven Isolationsbereich vorgegeben und durch die selektive Abscheidung des Edelmetalls auf dem Zielbereich erzeugt. Die Erfindung benutzt dabei die Tatsache, daß metallorganische Edelmetallverbindungen bzw. $\text{Pt}(\text{PF}_3)_4$ (Tetrakis(trifluorophosphan)Platin) auf katalytisch aktiven Oberflächen leicht zerfallen, was eine Abscheidung des Edelmetalls auf den katalytisch aktiven Oberflächen zur Folge hat. Auf katalytisch inaktiven Oberflächen ist der Zerfall von metallorganischen Edelmetallverbindungen bzw. $\text{Pt}(\text{PF}_3)_4$ bei den genannten Temperaturen stark gehemmt, so daß es insgesamt zu einer selektiven Abscheidung des Edelmetalls auf dem Zielbereich kommt. Eine direkte Ätzung der Edelmetallschicht mit all den genannten Problemen kann somit vermieden werden.

Dementsprechend unterscheiden sich katalytisch aktive und inaktive Oberfläche voneinander dahingehend, daß bei vorgegebenen und für beide Oberflächen gleichen Prozeßbedingungen auf der katalytisch aktiven Oberfläche Edelmetall abgeschieden wird, während eine Edelmetallabscheidung auf der katalytisch inaktiven Oberfläche im wesentlichen nicht beobachtet wird. Unterstützend wird dabei der Umstand ausgenutzt, daß bereits abgeschiedenes Edelmetall häufig autokatalytisch auf die metallorganische Edelmetallverbindung wirkt.

Verfahren zur Abscheidung von Edelmetallen sind beispielsweise aus T. Kodas et al.: "The Chemistry of Metal CVD", VCH-Weinheim (1994), S. 329-355 sowie Z.Xue et al.: "Organometallic Chemical Vapor Deposition of Platinum", Chem.Mater. (1992), S. 162-166 bekannt, deren Offenbarungsinhalt hiermit vollständig aufgenommen wird.

Wird das erfindungsgemäße Verfahren zur Herstellung einer Elektrode, beispielsweise für einen Speicherkondensator eingesetzt, so besitzt das erfindungsgemäße Verfahren darüber hinaus den Vorteil, daß die Elektrode so klein wie ihr Anschluß gewählt werden kann. Wird der Anschluß für die Elektrode eines Stack-Kondensators, üblicherweise ein sogenannter "Plug" mit einer Barriere, in der kleinsten herstellbaren Strukturgröße F^* hergestellt, so muß bei den herkömmlichen Herstellungsverfahren die Grundfläche der Elektrode deutlich größer als F^* gewählt werden, um einen Überlapp zwischen der Elektrode und der Barriere gewährleisten zu können. Würde bei den herkömmlichen Herstellungsverfahren die Grundfläche der Elektrode nicht Ungenauigkeiten in der Justierung der entsprechenden Masken dazu führen, daß zwischen der Elektrode und der Barriere kein Überlapp vorhanden ist. Dies hätte zur Folge, daß die Elektrode nicht angeschlossen wäre, was zum Ausfall der

Speicherzelle führen würde. Ungenauigkeiten in der Justierung der entsprechenden Masken können auch dazu führen, daß die Elektrode die Barriere nicht mehr vollständig abdeckt. Damit kann das Speicherdielctrikum, beispielsweise SBT, mit der Barriere in Kontakt kommen, wodurch sich in der Regel die Eigenschaften des Speicherdielctrikums verschlechtern. Dementsprechend besitzen Speicherzellen, in denen ein Stack-Kondensator verwendet wird, eine relativ großen Platzbedarf, was sich negativ auf die erzielbare Speicherdichte auswirkt.

Bei dem erfindungsgemäßen Verfahren können die Anschlüsse als katalytisch aktive Zielbereiche und die zwischen den Anschlüssen liegende isolierende Schicht als katalytisch inaktive Isolationsbereich verwendet werden. Dementsprechend entstehen die Elektroden, als ein Teil der zu strukturierenden Schicht, selbstjustiert auf den Anschlüssen (Zielbereiche), so daß ein ausreichender Überlapp zwischen den Elektroden und ihren Anschlüssen automatisch gewährleistet ist. Auf eine an sich ungewollte Vergrößerung der Elektrode, die nach dem Stand der Technik notwendig ist, um Lagefehler auszugleichen, kann verzichtet werden. Dementsprechend kann der Platzbedarf der Elektrode verringert werden.

Als Zielbereiche mit katalytisch aktiver Oberfläche eignen sich z.B. metallhaltige Schichten.

Da zur Definition der Struktur der zu strukturierenden Schicht die Vorstrukturierung des Substrates verwendet wird, die beispielsweise bei der Herstellung von Speicherzelle zur Herstellung der Anschlüsse benutzt wird, kann weiterhin eine Maskenebene eingespart werden. Die nach dem Stand der Technik unterschiedlichen Masken zur Erzeugung der Anschlüsse und zur Erzeugung der Elektroden können zu einer Maske vereinigt werden, wodurch die Herstellungskosten deutlich reduziert werden können.

Die erfindungsgemäßen Verfahren haben darüber hinaus den Vorteil, daß das selektiv abgeschiedene Edelmetall epitaktisch und im wesentlichen einkristallin aufwächst. Dies hat den Vorteil, daß bei der nachfolgend durchgeführten Erzeugung der dielektrischen bzw. ferroelektrischen Schicht eine Diffusion von Sauerstoffatomen oder beispielsweise Wismutatomen durch das Edelmetall vermieden werden kann.

Gemäß einer bevorzugten Ausführungsform wird Schritt b) bei einer Temperatur von 20° bis 80°C, bevorzugt bei einer Temperatur von 40° bis 70°C, bzw. bei Temperatur von 100° bis 120°C ($Pt(PF_3)_4$) durchgeführt. Insbesondere ist es bevorzugt, wenn als metallorganische Verbindung eines Edelmetalls $Pt(CO)_2Cl_2$ (Dicarbonyl(dichlor)Platin), Cp^*PtMe_3 ((pentamethylcyclopentadienyl)dimethyl Platin), oder $CpPtMe_3$ ((cyclopentadienyl)trimethyl Platin) verwendet wird.

Gemäß einer bevorzugten Ausführungsform wird in Schritt b) zumindest ein Reduktionsmittel, bevorzugt Wasserstoff H_2 , verwendet.

Gemäß einer weiteren bevorzugten Ausführungsform wird Schritt b) bei einem Druck von 10^{-4} bis 10 bar, bevorzugt 10^{-3} bis 10^{-1} bar, durchgeführt.

Gemäß einer weiteren bevorzugten Ausführungsform enthält der katalytisch inaktive Isolationsbereich SiO_2 , Si_3N_4 , Al_2O_3 , AlN , BN , MgO , La_2O_3 , LaN , Y_2O_3 , YN , Sc_2O_3 , ScN , TiO_2 , Ta_2O_5 oder Oxide der Lanthaniden und/oder der katalytisch aktive Ziebereich Pt , Pd , Rh , Ir , Ru , Os , Re oder deren leitende Oxide oder Silizide, Cu , Ag , Au , Ni , Si , oder ein Übergangsmetall oder ein Silizid der Übergangsmetalle. Weiterhin ist es bevorzugt, wenn als Edelmetall Platin, Palladium, Rhodium, Iridium, Ruthenium, Osmium oder Rhenium verwendet wird.

Gemäß einer weiteren bevorzugten Ausführungsform werden in Schritt a) zur Bereitstellung des Substrats mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich folgende Schritte durchgeführt:

- ein Substrat mit einem Isolationsbereich wird bereitgestellt;

- das Material des katalytisch aktiven Zielbereichs wird aufgebracht; und

- das katalytisch aktive Material des Zielbereichs wird strukturiert, zumindest ein katalytisch aktiver Zielbereich und zumindest ein katalytisch inaktiver Isolationsbereich erzeugt werden.

Die Strukturierung des Materials des Zielbereichs kann dabei durch eine Phototechnik mit anschließender Ätzung oder durch eine Damascene-Technik erfolgen.

Gemäß einer weiteren bevorzugten Ausführungsform werden in Schritt a) zur Bereitstellung des Substrats mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich folgende Schritte durchgeführt:

- ein Substrat wird bereitgestellt;

- das Material des katalytisch aktiven Zielbereichs wird aufgebracht;

- das katalytisch aktive Material des Zielbereichs wird strukturiert;

- das Material des katalytisch inaktiven Isolationsbereichs wird aufgebracht; und

- ein Planarisierungsschritt wird durchgeführt, so daß zumindest ein katalytisch aktiver Zielbereich und zumindest ein katalytisch inaktiver Isolationsbereich erzeugt werden.

10 Dabei ist es insbesondere bevorzugt, wenn das Material des Zielbereichs als Schicht abgeschieden und das Material des Zielbereichs mit einer Hartmask strukturiert wird. Bevorzugte Materialien für die Hartmask sind Titanitrid, Titanoxyd oder Siliziumoxyd. Durch die Verwendung einer Hartmask ergeben sich in der Regel bei der Strukturierung des Materials des Zielbereichs verrundete Kanten. Dies hat zur Folge, daß die so erzeugten Strukturen an ihrer Oberseite eine kleinere laterale Ausdehnung als an ihrer Unterseite aufweisen. Wird dann der Bereich um diese Strukturen mit dem Material des Isolationsbereichs aufgefüllt, so ergeben sich an der oberflächennäheren Zielbereiche mit einer lateralen Ausdehnung, die kleiner ist als man sie direkt mit der eingesetzten Lithografie erzeugen könnte.

20 Gemäß einer weiteren bevorzugten Ausführungsform wird auch das Material des katalytisch inaktiven Isolationsbereichs als Schicht abgeschieden. Dabei ist es insbesondere bevorzugt, wenn ein CMP-Schritt als Planarisierungsschritt durchgeführt wird.

Die Erfindung wird nachfolgend anhand von Figuren der Zeichnung näher dargestellt. Es zeigen:

30 Figuren 1 bis 5 ein erstes erfindungsgemäßes Verfahren zur Herstellung einer strukturierten Edelmetallschicht; Figuren 6 und 7 ein zweites erfindungsgemäßes Verfahren zur Herstellung einer strukturierten Edelmetallschicht;

Figuren 8 bis 12 ein drittes erfindungsgemäßes Verfahren zur Herstellung einer strukturierten Edelmetallschicht; und

Fig. 13 eine weitere Ausführungsform der vorliegenden

Erfindung.

Fig. 1 zeigt ein Siliziumsubstrat 1 mit bereits

fertiggestellten Auswahltransistoren 4. Die

Auswahltransistoren 4 weisen jeweils zwei Diffusionsgebiete 2 auf, welche an der Oberfläche des Siliziumsubstrats 1

angeordnet sind. Zwischen den Diffusionsgebieten 2 eines

Auswahltransistors 4 ist die Kanalzone angeordnet, die durch

das Gateoxid von der Gateelektrode 3 auf der Oberfläche des Siliziumsubstrats 1 getrennt ist. Diese Auswahltransistoren

werden nach dem im Stand der Technik bekannten Verfahren

hergestellt, die hier nicht näher erläutert werden. Auf das Siliziumsubstrat mit den Auswahltransistoren 4 wird eine

isolierende Schicht 5, beispielsweise eine SiO₂-Schicht

aufgebracht. Je nach dem für die Herstellung der

Auswahltransistoren 4 verwendeten Verfahren können auch

mehrere isolierende Schichten aufgebracht werden. Die sich

daraus ergebende Struktur ist in Fig. 1 gezeigt.

Anschließend werden durch eine Phototechnik die Kontaktlöcher

6 erzeugt. Dies erfolgt beispielsweise durch eine anisotrope

Ätzung mit fluorhaltigen Gasen. Die sich daraus ergebende

Struktur ist in Fig. 2 gezeigt.

Nachfolgend wird ein leitfähiges Material 7, beispielsweise

inständertes Polysilizium, auf die Struktur aufgebracht.

Dies kann beispielsweise durch ein CVD-Verfahren geschehen.

Durch das Aufbringen des leitfähigen Materials 7 werden die

Kontaktlöcher 6 vollständig ausgefüllt und es entsteht eine

zusammenhängende leitfähige Schicht an der Oberseite des

Siliziumsubstrats 1 (Fig. 3). Anschließend folgt ein CMP-

Schritt ("Chemical Mechanical Polishing"), der die

zusammenhängende leitfähige Schicht an der Oberseite des

Siliziumsubstrats 1 entfernt und eine plane Oberfläche erzeugt.

Im weiteren werden Vertiefungen in der isolierenden Schicht 5 überlappend zu den Kontaktlöchern 6 gebildet. Diese Vertiefungen werden nun mit Barrierematerial 8, beispielsweise Iridiumoxid, gefüllt. Dies geschieht indem das Barrierematerial 8 ganzflächig abgeschieden und nachfolgend ein weiterer CMP-Schritt durchgeführt wird. Die sich daraus ergebende Struktur ist in Fig. 4 gezeigt.

Damit ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit katalytisch aktiven Zielbereichen, den Barrieren 8, und einem katalytisch inaktiven Isolationsbereich, der isolierenden Schicht 5, wurde bereitgestellt.

Es folgt die selektive Abscheidung des Elektrodenmaterials, beispielsweise Platin. Dazu wird die flüchtige metallorganische Verbindung CpPt(Me)₃ in gasförmiger Form bei einem Druck von 10⁻³ bar und einer Temperatur von 70°C auf das vorstrukturierte Substrat geleitet. Durch die katalytische Wirkung des Iridiumoxids in den Zielbereichen zerfällt die metallorganische Verbindung CpPt(Me)₃ auf der Oberfläche der Zielbereiche und Platin wird dort abgeschieden. Da die Oberfläche der isolierenden Schicht 5 hinsichtlich der metallorganischen Verbindung CpPt(Me)₃ katalytisch inaktiv ist, kommt es auf der Oberfläche des Isolationsbereichs bei den gegebenen Bedingungen (Druck und Temperatur) zu keinem Zerfall der metallorganischen Verbindung CpPt(Me)₃, so daß auf dem Isolationsbereich kein Platin abgeschieden wird.

Als Alternative kann auch die flüchtige metallorganische Verbindung Pt(CO)₂Cl₂ in gasförmiger Form zusammen mit Wasserstoff H₂ als Reduktionsgas bei einem Druck von 10⁻³ bar und einer Temperatur von 70°C auf das vorstrukturierte

Substrat geleitet werden. Durch die katalytische Wirkung des Iridiumoxids in den Ziebereichen zerfällt auch die metallorganische Verbindung $Pt(CO)_2Cl_2$ auf der Oberfläche der Ziebereiche und Platin wird dort abgeschieden. Da die Oberfläche der isolierenden Schicht 5 auch hinsichtlich der metallorganischen Verbindung $Pt(CO)_2Cl_2$ katalytisch inaktiv ist, kommt es auf der Oberfläche des Isolationsbereichs bei den gegebenen Bedingungen (Druck und Temperatur) zu keinem Zerfall der metallorganischen Verbindung $Pt(CO)_2Cl_2$, so daß auf dem Isolationsbereich kein Platin abgeschieden wird.

Das so selektiv abgeschiedene Platin wächst epitaktisch und in wesentlichen einkristallin auf. Dies hat den Vorteil, daß bei der nachfolgend durchgeführten Erzeugung der dielektrischen bzw. ferroelektrischen Schicht eine Diffusion von Sauerstoffatomen oder beispielsweise Wismutatomen durch die Elektrode 10 zur Barrierschicht 8 vermieden werden kann. Eine derartige Diffusion erfolgt in der Regel entlang von Korngrenzen, die durch das einkristalline Wachstum der Elektrode 10 im wesentlichen nur am Rande des Kristalls vorhanden sind.

Durch die selektive Abscheidung von Platin auf den Barrieren 8 lassen sich ohne einen zusätzlichen Ätzschritt selbstjustierte Platinstrukturen mit einer lateralen Abmessung von kleiner als 0,1 µm erzeugen. Die sich daraus ergebende Struktur ist in Fig. 5 gezeigt.

Es folgt die Erzeugung einer dielektrischen und/oder ferroelektrischen Schicht sowie die Abscheidung einer weiteren Schicht zur Bildung der oberen Elektrode (nicht gezeigt). Üblicherweise werden diese Schichten dann gemeinsam strukturiert, so daß die Speicherzellen aus einem Auswahltransistor 4 und einem Kondensator fertiggestellt sind.

Die Figuren 6 und 7 zeigen ein zweites erfindungsgemäßes Verfahren zu Herstellung einer strukturierten Schicht.

Die ersten Schritte dieser weiteren Ausführungsform der vorliegenden Erfindungen stimmen dabei mit den Schritten überein, wie sie im Zusammenhang mit den Figuren 1 bis 4 erläutert wurden. Auf eine nochmalige Erläuterung dieser Schritte wird daher verzichtet. Ausgehend von der in Fig. 4 gezeigten Situation erfolgt nun eine zu der Barriere 8 selektive Rückätzung der isolierenden Schicht 5, so daß sich die in der Fig. 6 gezeigte Situation ergibt.

Dem ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit Zielbereichen, den Barrieren 8, und einem Migrationsbereich, der isolierenden Schicht 5, wurde bereitgestellt.

Es folgt wiederum die selektive Abscheidung des Elektrodenmaterials. Dazu wird die flüchtige metallorganische Verbindung CpPt(Me)₃ in gasförmiger Form bei einem Druck von 10⁻⁵ bar und einer Temperatur von 70°C auf das

vorstrukturierte Substrat geleitet. Durch die katalytische Wirkung des Iridiumoxids in den Zielbereichen zerfällt die metallorganische Verbindung CpPt(Me)₃ auf der Oberfläche der Zielbereiche und Platin wird dort abgeschieden. Da die Oberfläche der isolierenden Schicht 5 hinsichtlich der metallorganischen Verbindung CpPt(Me)₃ katalytisch inaktiv ist, kommt es auf der Oberfläche des Isolationsbereichs bei den gegebenen Bedingungen (Druck und Temperatur) zu keinem Zerfall der metallorganischen Verbindung CpPt(Me)₃, so daß auf dem Isolationsbereich kein Platin abgeschieden wird. Die sich daraus ergebende Situation ist in Fig. 7 gezeigt.

Die in Fig. 7 gezeigte Ausführungsform besitzt den Vorteil, daß auch die Seitenwände der Barriere 8 zumindest zum Teil als Kondensatorflächen genutzt werden können, wodurch sich

bei im wesentlichen gleicher lateraler Ausdehnung das Kondensator eine Erhöhung der Kondensatorfläche ergibt.

Die Figuren 8 bis 12 zeigen ein drittes erfindungsgemäßes Verfahren zu Herstellung einer strukturierten Schicht.

Fig. 8 zeigt wiederum ein Siliziumsubstrat 1 mit bereits fertiggestellten Auswahltransistoren 4. Die Auswahltransistoren 4 weisen jeweils zwei Diffusionsgebiete 2 auf, welche an der Oberfläche des Siliziumsubstrats 1 angeordnet sind. Zwischen den Diffusionsgebieten 2 eines Auswahltransistors 4 ist die Kanalzone angeordnet, die durch das Gateoxid von der Gateelektrode 3 auf der Oberfläche des Siliziumsubstrats 1 getrennt ist. Diese Auswahltransistoren werden nach dem im Stand der Technik bekannten Verfahren hergestellt, die hier nicht näher erläutert werden. Auf das Siliziumsubstrat mit den Auswahltransistoren 4 wird eine isolierende Schicht 5, beispielsweise eine SiO_2 -Schicht aufgebracht. Je nach dem für die Herstellung der Auswahltransistoren 4 verwendeten Verfahren können auch mehrere isolierende Schichten aufgebracht werden.

Anschließend werden durch eine Phototechnik die Kontaktlöcher 6 erzeugt. Dies erfolgt beispielsweise durch eine anisotrope Ätzung mit fluorhaltigen Gasen. Die sich daraus ergebende Struktur ist in Fig. 9 gezeigt.

Nachfolgend wird ein leitfähiges Material 7, beispielsweise ein dotiertes Polysilizium, auf die Struktur aufgebracht. Dies kann beispielsweise durch ein CVD-Verfahren geschehen. Durch das Aufbringen des leitfähigen Materials 7 werden die Kontaktlöcher 6 vollständig ausgefüllt und es entsteht eine zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1. Anschließend folgt ein CMP-Schritt ("Chemical Mechanical Polishing"), der die zusammenhängende leitfähige Schicht an der Oberseite des Siliziumsubstrats 1 entfernt und eine plane Oberfläche erzeugt.

Im weiteren wird das Barrierematerial 8, beispielsweise Iridiumoxid, ganzflächig abgeschieden und eine TiN-Hartmask 12 zur Strukturierung der Barriereschicht 8 auf der Barriereschicht 8 erzeugt. Die sich daraus ergebende Struktur ist in Fig. 10 gezeigt.

Durch die Verwendung der TiN-Hartmask 12 ergeben sich bei der Strukturierung der Barriereschicht 8 verrundete Kanten. Dies hat zur Folge, daß die so erzeugten Strukturen an ihrer Oberseite eine kleinere laterale Ausdehnung als an ihrer Unterseite aufweisen. Anschließend wird eine weitere SiO_2 -Schicht 14 abgeschieden und ein CMP-Schritt durchgeführt. Somit ist der Bereich um die Barrieren 8 mit Siliziumoxid aufgefüllt und es ergeben sich an der Oberfläche Barrieren 8 mit einer lateralen Ausdehnung, die kleiner ist als man sie direkt mit der eingesetzten Lithografie erzeugen könnte. Die sich daraus ergebende Struktur ist in Fig. 11 gezeigt.

Damit ist der erste Schritt a) des erfindungsgemäßen Verfahrens abgeschlossen. Ein Substrat mit katalytisch aktiven Zielbereichen, den Barrieren 8, und einem katalytisch inaktiven Isolationsbereich, der isolierenden Schicht 14, wurde bereitgestellt.

Es folgt die selektive Abscheidung des Elektrodenmaterials, beispielsweise Platin. Dazu wird $\text{Pt(PF}_6)_4$ (Tetrakis(trifluorophosphan)Platin) in gasförmiger Form bei einem Druck von 10^{-7} bar und einer Temperatur von 110°C auf das vorstrukturierte Substrat geleitet. Durch die katalytische Wirkung des Iridiumoxids in den Zielbereichen zerfällt $\text{Pt(PF}_6)_4$ auf der Oberfläche der Zielbereiche und Platin wird dort abgeschieden. Da die Oberfläche der isolierenden Schicht 14 hinsichtlich $\text{Pt(PF}_6)_4$ katalytisch inaktiv ist, kommt es auf der Oberfläche des Isolationsbereichs bei den gegebenen Bedingungen (Druck und

Temperatur) zu keinem Zerfall von $Pt(PF_6)_4$, so daß auf dem Isolationsbereich kein Platin abgeschieden wird.

Das so selektiv abgeschiedene Platin wächst epitaktisch und im wesentlichen einkristallin auf. Dies hat den Vorteil, daß bei der nachfolgend durchgeführten Erzeugung der dielektrischen bzw. ferroelektrischen Schicht eine Diffusion von Sauerstoffatomen oder beispielsweise Wismutatomen durch die Elektrode 10 zur Barrierschicht 8 vermieden werden kann. Eine derartige Diffusion erfolgt in der Regel entlang von Korngrenzen, die durch das einkristalline Wachstum der Elektrode 10 im wesentlichen nur am Rande des Kristalls vorhanden sind.

15 Durch die selektive Abscheidung von Platin auf den Barrieren 8 lassen sich ohne einen zusätzlichen Ätzschritt selbstjustierte Platinstrukturen mit einer lateralen Abmessung von kleiner als 0,1 µm erzeugen. Die sich daraus ergebende Struktur ist in Fig. 12 gezeigt.

20 Es folgt wiederum die Erzeugung einer dielektrischen und/oder ferroelektrischen Schicht sowie die Abscheidung einer weiteren Schicht zur Bildung der oberen Elektrode (nicht gezeigt). Üblicherweise werden diese Schichten dann gemeinsam strukturiert, so daß die Speicherzellen aus einem Auswahltransistor 4 und einem Kondensator fertiggestellt sind.

30 Gemäß einer weiteren Ausführungsform der vorliegenden Erfindung kann auf die in Fig. 11 gezeigte Abscheidung der weiteren SiO₂-Schicht 14 verzichtet werden. Man erhält somit eine Situation, die analog zu der in Fig. 6 gezeigten Situation ist. Durch die bereits erläuterten Schritte einer selektiven Platinabscheidung kann dann die Fig. 13 gezeigte Konfiguration erzeugt werden.

35

Die in Fig. 13 gezeigte Ausführungsform besitzt den Vorteil, daß auch die Seitenwände der Barriere 8 als Kondensatorflächen genutzt werden können, wodurch sich bei im wesentlichen gleicher lateraler Ausdehnung des Kondensator 5 eine Erhöhung der Kondensatorfläche ergibt.

Bezugszeichenliste

1	Siliziumsubstrat
2	Diffusionsgebiet
3	Gateelektrode
4	Auswahltransistor
5	SiO ₂ -Schicht
6	Kontaktlöcher
7	In situ dotiertes Polysilizium
8	Barriere
9	Platinschicht
10	Platinelektrode
12	TiN-Hartmask
14	SiO ₂ -Schicht

1. Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung, mit den Schritten:
 - a) ein Substrat mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich wird bereitgestellt;
2. Verfahren nach Anspruch 1,
 - a) bei einer Temperatur von 20° bis 80°C, daß Schritt b) bei einer Temperatur von 40° bis 70°C, bevorzugt bei einer Temperatur von 40° bis 70°C, durchgeführt wird.
3. Verfahren nach einem der vorherstehenden Ansprüche, daß die katalytische Verbindung eines Edelmetalls als $\text{Pt}(\text{CO})_2\text{Cl}_2$, Cp^*PtMe_3 , oder CpPtMe_3 verwendet wird.
4. Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung, mit den Schritten:
 - a) ein Substrat mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich wird bereitgestellt;

35 10. Verfahren nach einem der vorherstehenden Ansprüche, das d a d u r c h g e k e n n z e i c h n e t , daß der katalytisch aktive Zielbereich Platin, Palladium, Rhodium, Iridium, Ruthenium, Osmium, Rhenium oder deren leitende Oxide oder Silizide, Cu, Ag, Au, Ni, Si, oder ein

30 9. Verfahren nach einem der vorherstehenden Ansprüche, das d a d u r c h g e k e n n z e i c h n e t , daß der katalytisch inaktive Isolationsbereich SiO_2 , Si_3N_4 , Al_2O_3 , AlN , BN , MgO , La_2O_3 , LaN , Y_2O_3 , YN , Sc_2O_3 , ScN , Tl_2O_3 , Ta_2O_5 oder Oxide der Lanthaniden enthält.

20 8. Verfahren nach einem der vorherstehenden Ansprüche, das d a d u r c h g e k e n n z e i c h n e t , daß Schritt b) bei einem Druck von 10^{-4} bis 10 bar, bevorzugt 10^{-4} bis 10^{-1} bar, durchgeführt wird.

7. Verfahren nach Anspruch 6, das d a d u r c h g e k e n n z e i c h n e t , daß als Reduktionsmittel Wasserstoff H_2 verwendet wird.

15 6. Verfahren nach einem der vorherstehenden Ansprüche, das d a d u r c h g e k e n n z e i c h n e t , daß in Schritt b) zumindest ein Reduktionsmittel verwendet wird.

10 5. Verfahren nach Anspruch 4, das d a d u r c h g e k e n n z e i c h n e t , daß Schritt b) bei einer Temperatur von 100° bis 120°C durchgeführt wird.

5 b) $\text{Pt}(\text{PF}_6)_4$ wird bei einer Temperatur von 80° bis 150°C zu dem Substrat geführt, so daß selektiv auf dem katalytisch aktiven Zielbereich Platin abgeschieden wird.

Übergangsmetall oder ein Silizid der Übergangsmetalle enthält.

11. Verfahren nach einem der vorherstehenden Ansprüche
dadurch gekennzeichnet, daß
als Edelmetall Platin, Palladium, Rhodium, Iridium,
Ruthenium, Osmium oder Rhenium verwendet wird.

12. Verfahren nach einem der vorherstehenden Ansprüche
dadurch gekennzeichnet, daß
in Schritt a) zur Bereitstellung des Substrats mit
zumindest einem Zielbereich und zumindest einem
Isolationsbereich folgende Schritte durchgeführt werden:
- ein Substrat mit einem Isolationsbereich wird
bereitgestellt;

- das Material des Zielbereichs wird aufgebracht; und
- das Material des Zielbereichs wird strukturiert, so daß
zumindest ein katalytisch aktiver Zielbereich und
zumindest ein katalytisch inaktiver Isolationsbereich
erzeugt werden.

13. Verfahren nach einem der Ansprüche 1 bis 11
dadurch gekennzeichnet, daß
in Schritt a) zur Bereitstellung des Substrats mit
zumindest einem Zielbereich und zumindest einem
Isolationsbereich folgende Schritte durchgeführt werden:
- ein Substrat wird bereitgestellt;

- das Material des Zielbereichs wird aufgebracht;
- das Material des Zielbereichs wird strukturiert;

- das Material des Isolationsbereichs wird aufgebracht;
und

- ein Planarisierungsschritt wird durchgeführt, so daß
zumindest ein katalytisch aktiver Zielbereich und
zumindest ein katalytisch inaktiver Isolationsbereich
erzeugt werden.

14. Verfahren nach Anspruch 12 oder 13,
dadurch gekennzeichnet, daß
das Material des Zielbereichs als Schicht abgeschieden
wird.

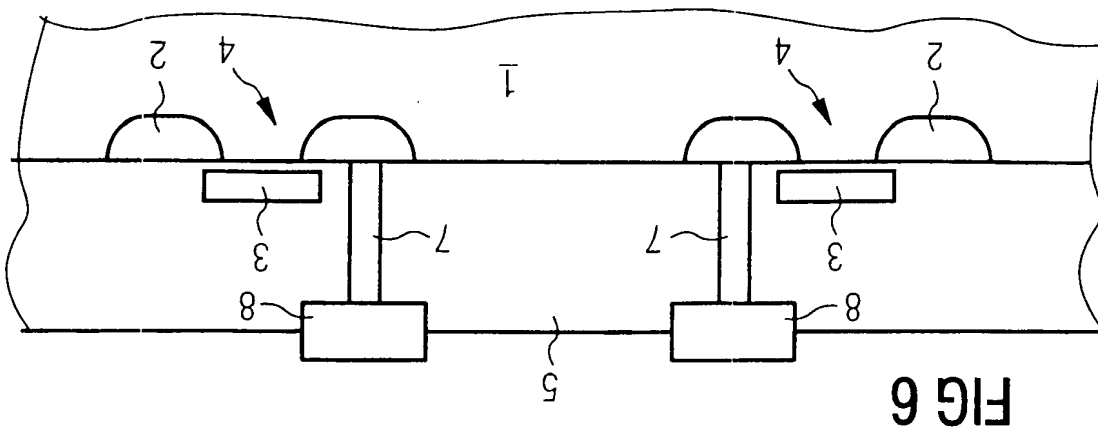
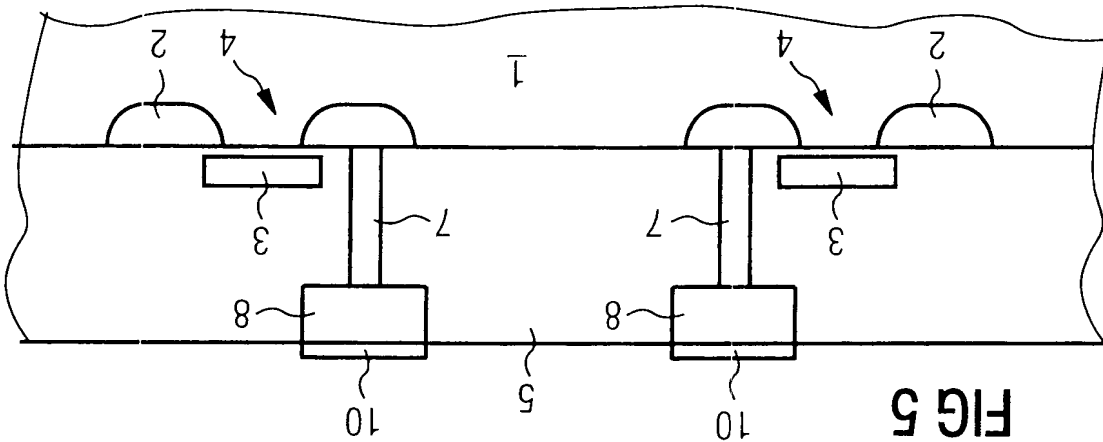
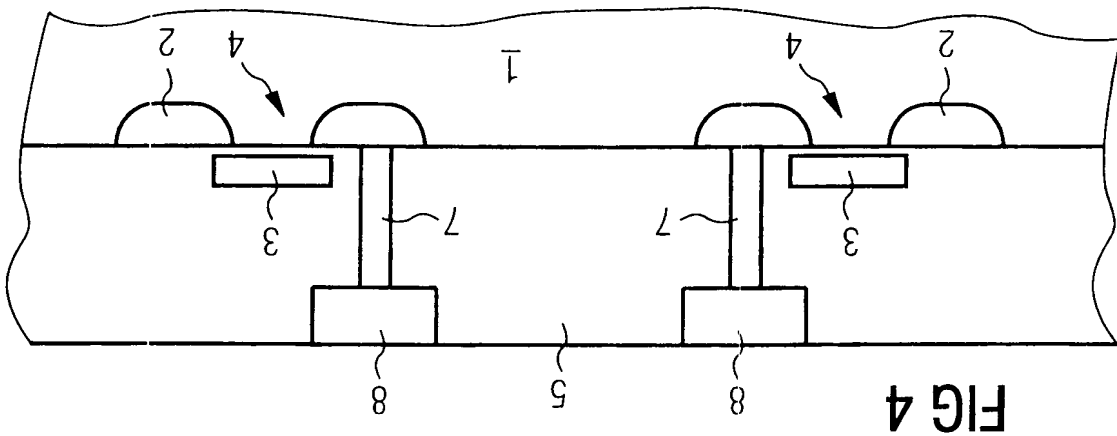
15. Verfahren nach Anspruch 14,
dadurch gekennzeichnet, daß
das Material des Zielbereichs mit einer Hartmask
strukturiert wird.

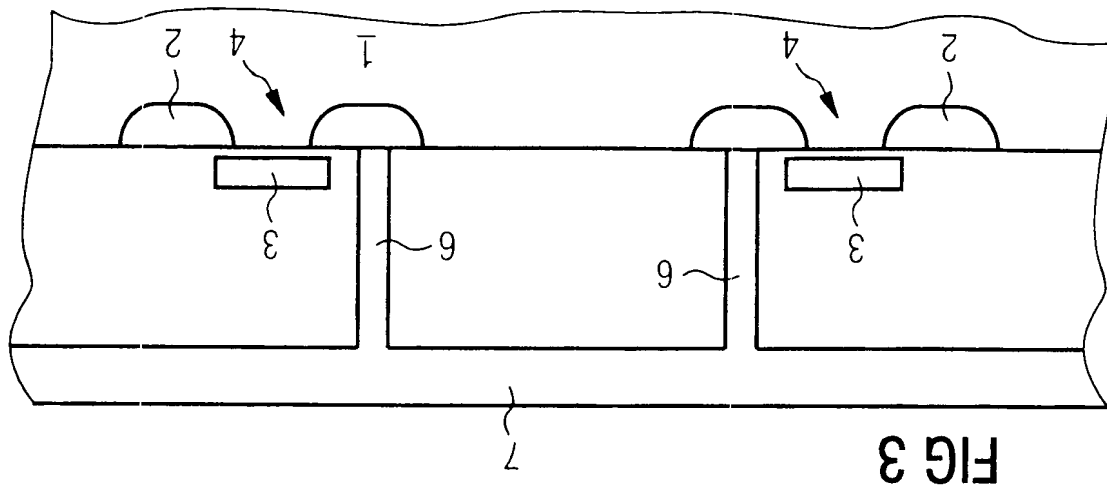
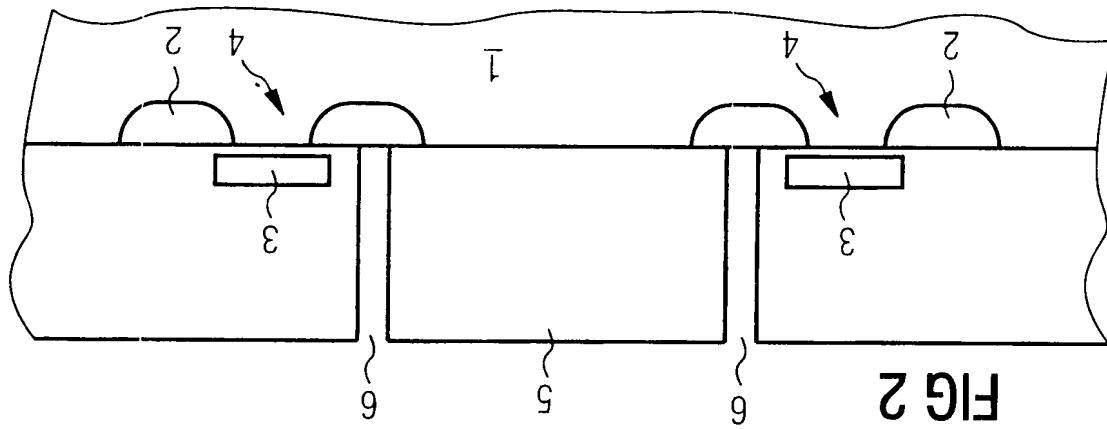
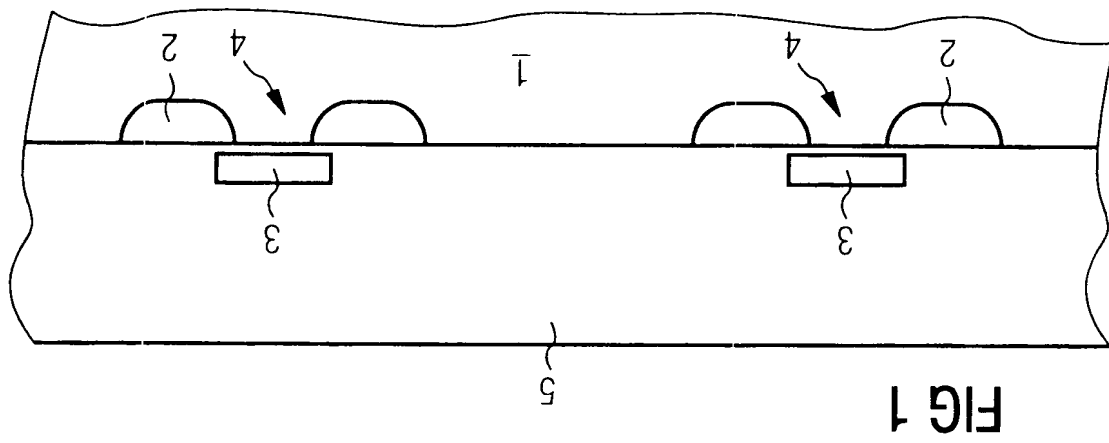
16. Verfahren nach einem der Ansprüche 12 bis 15,
dadurch gekennzeichnet, daß
das Material des Isolationsbereichs als Schicht
abgeschieden wird.

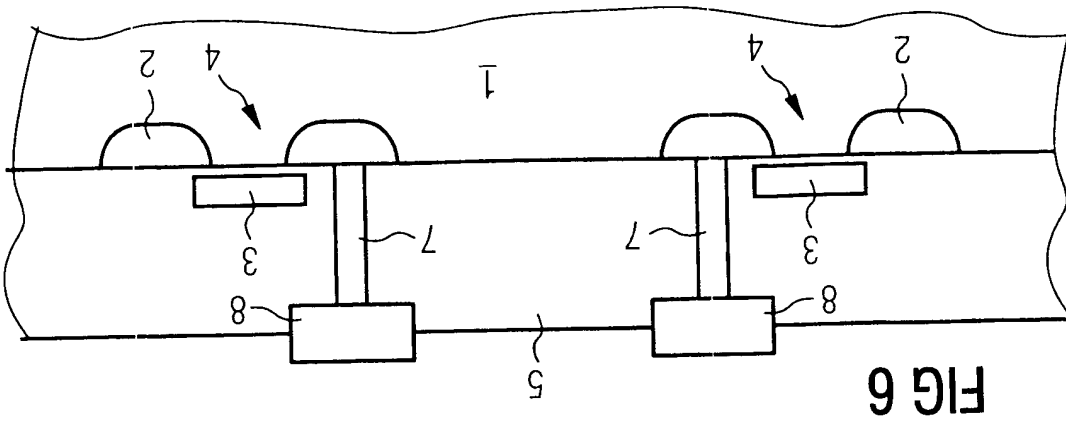
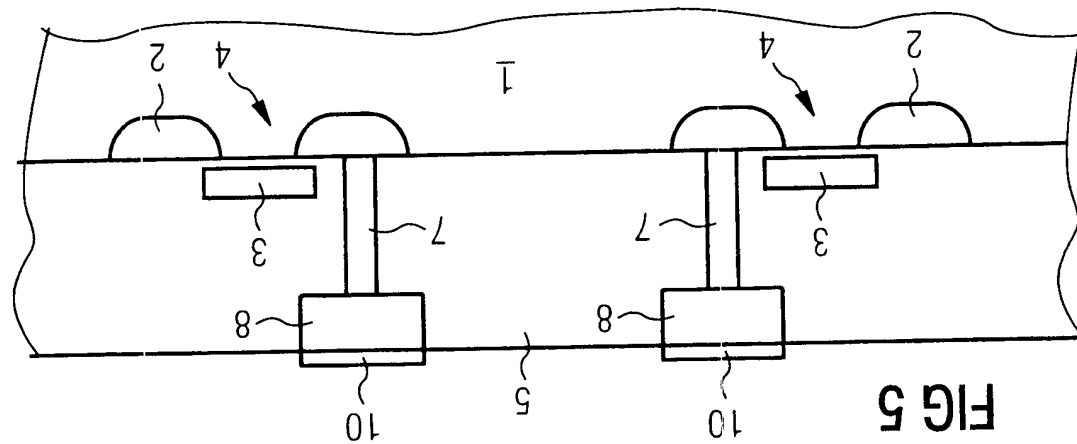
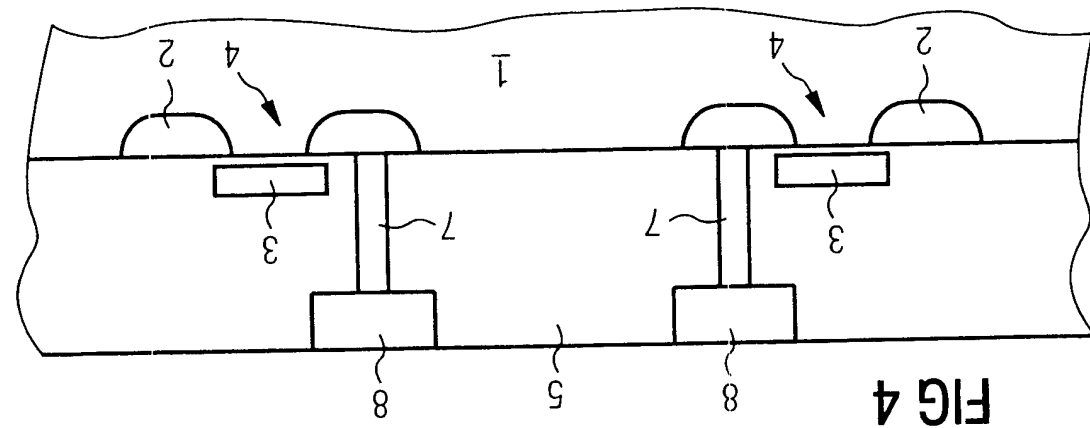
17. Verfahren nach einem der Ansprüche 13 bis 16,
dadurch gekennzeichnet, daß
ein CMP-Schritt als Planarisierungsschritt durchgeführt
wird.

18. Elektrode, insbesondere für einen Speicherkondensator
dadurch gekennzeichnet, daß
die Elektrode als Teil einer strukturierten
Edelmetallschicht gemäß einem der vorherstehenden
Verfahren erhältlich ist.

Erfindungsgemäß wird ein Verfahren zur Herstellung einer strukturierten Edelmetallschicht, insbesondere zur Herstellung einer strukturierten Edelmetallschicht in einer integrierten Schaltung, bereitgestellt, das folgende Schritte aufweist: a) ein Substrat mit zumindest einem katalytisch aktiven Zielbereich und zumindest einem katalytisch inaktiven Isolationsbereich wird bereitgestellt; und b) zumindest eine metallorganische Verbindung eines Edelmetalls wird bei einer Temperatur von 0° bis 120°C zu dem Substrat geführt, so daß selektiv auf dem katalytisch aktiven Zielbereich das Edelmetall abgeschieden wird. Das erfindungsgemäße Verfahren besitzt den Vorteil, daß das häufig nur schwer ätzbare Schichtmaterial nicht direkt strukturiert werden muß. Die gewünschte Struktur der Schicht wird durch die Verstrukturierung des Substrats in einen Zielbereich und einen Isolationsbereich vorgegeben und durch die selektive Abscheidung erzeugt.







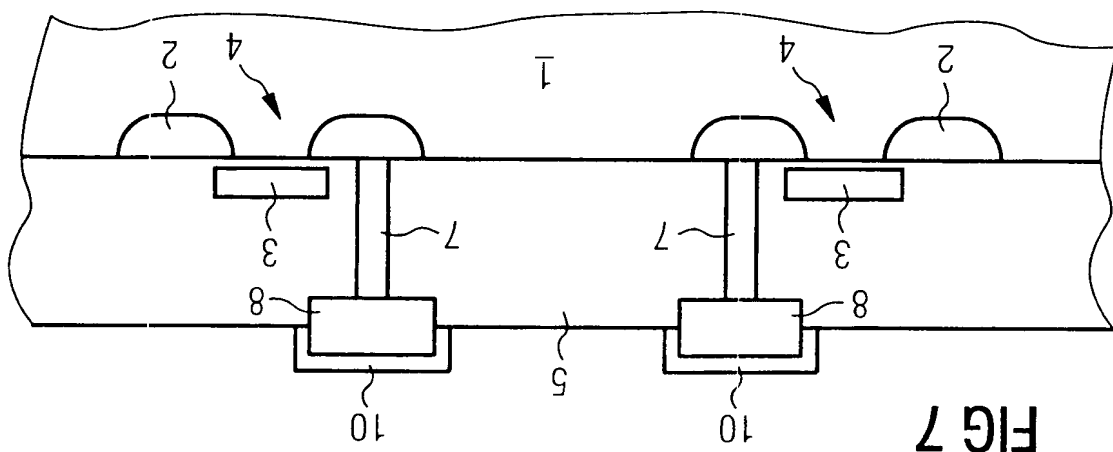


FIG 7

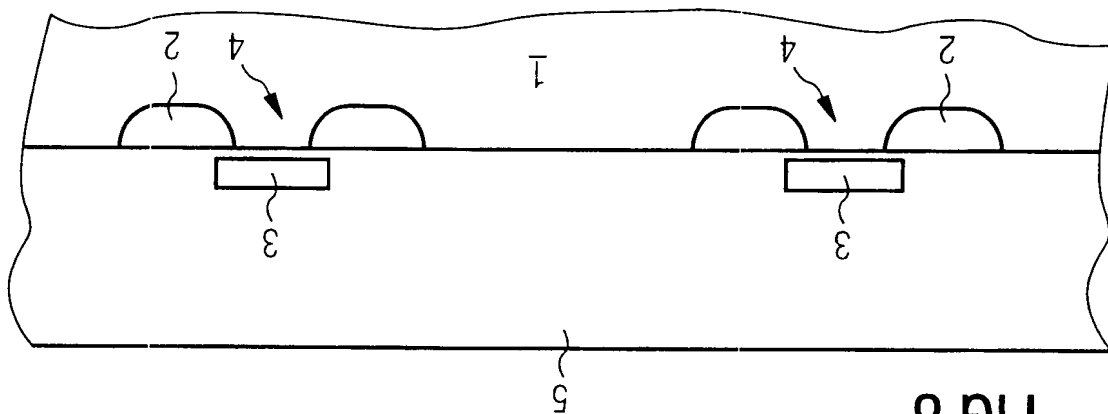


FIG 8

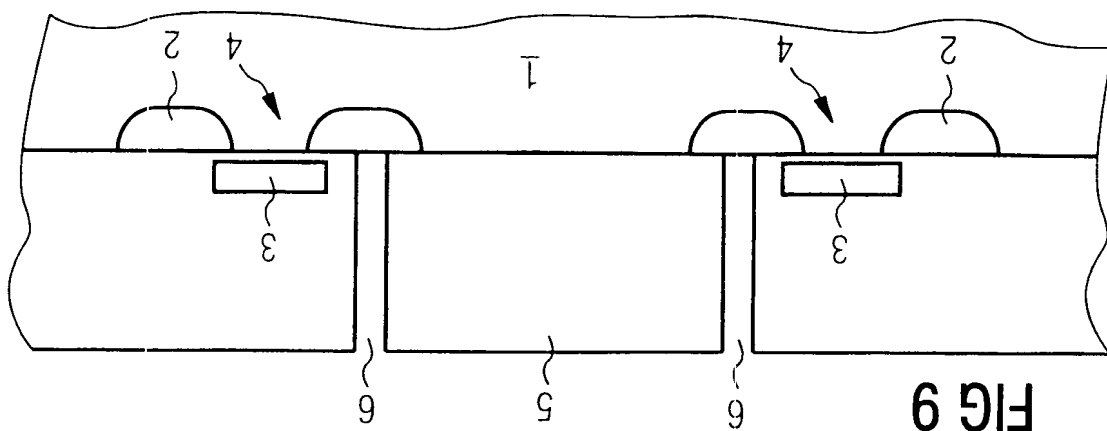
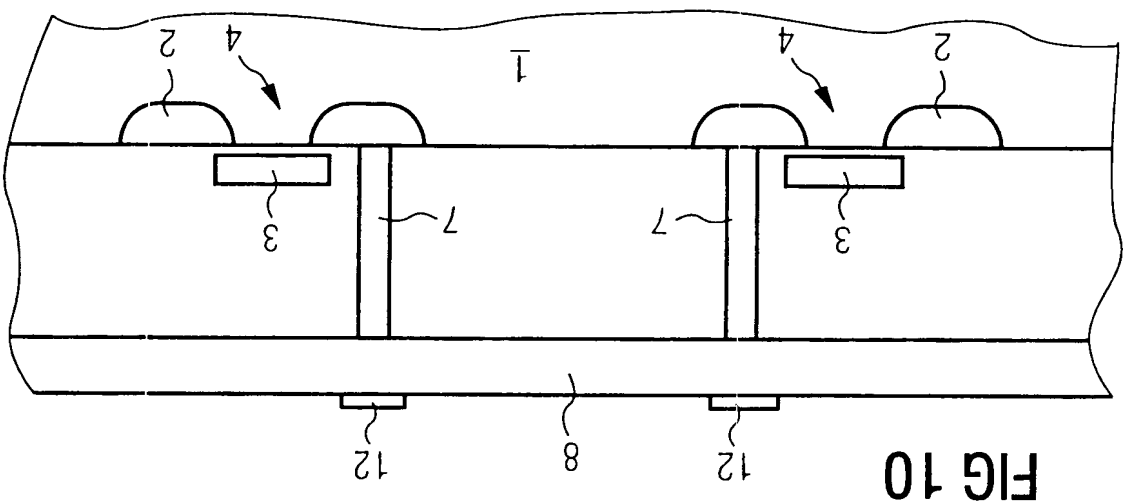
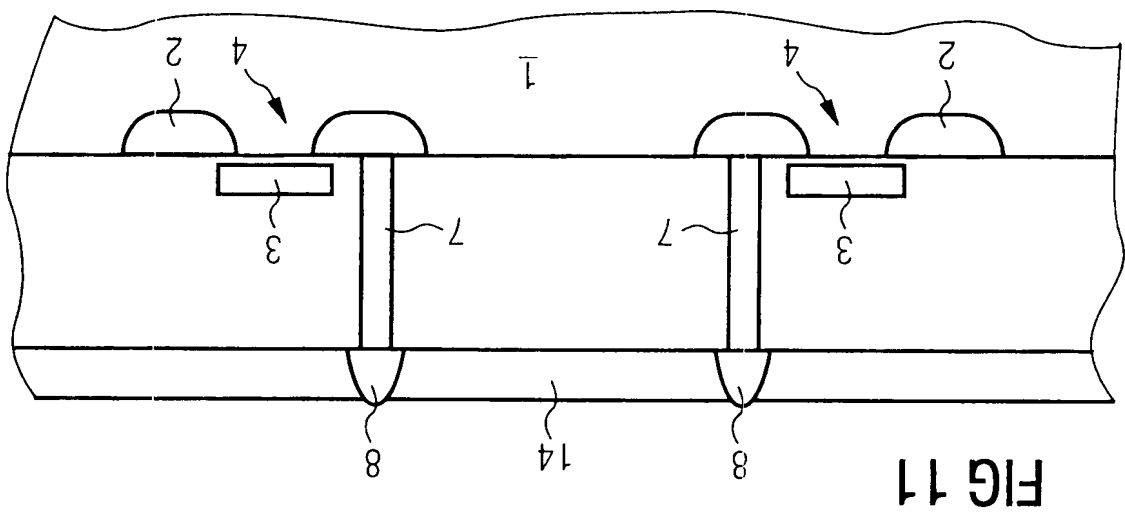


FIG 9



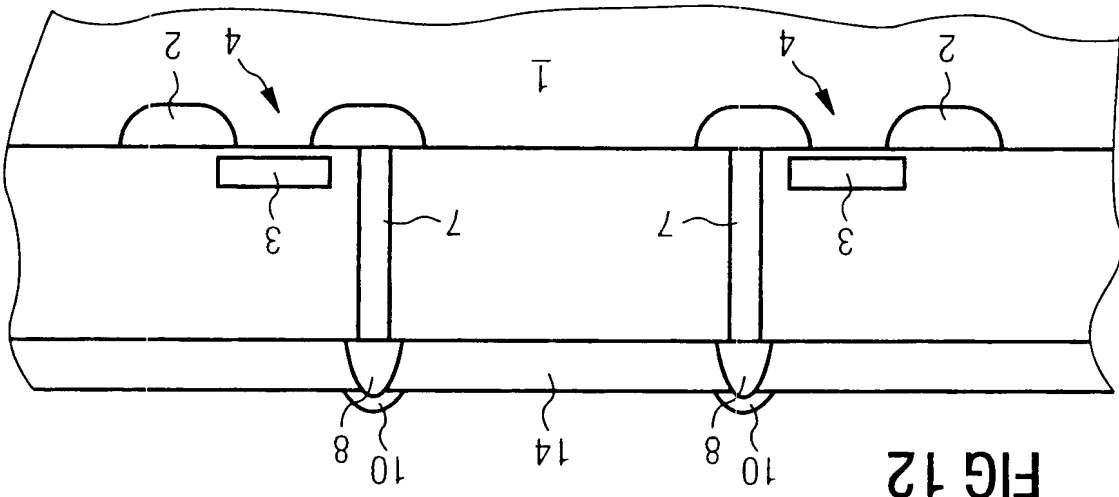


FIG 12

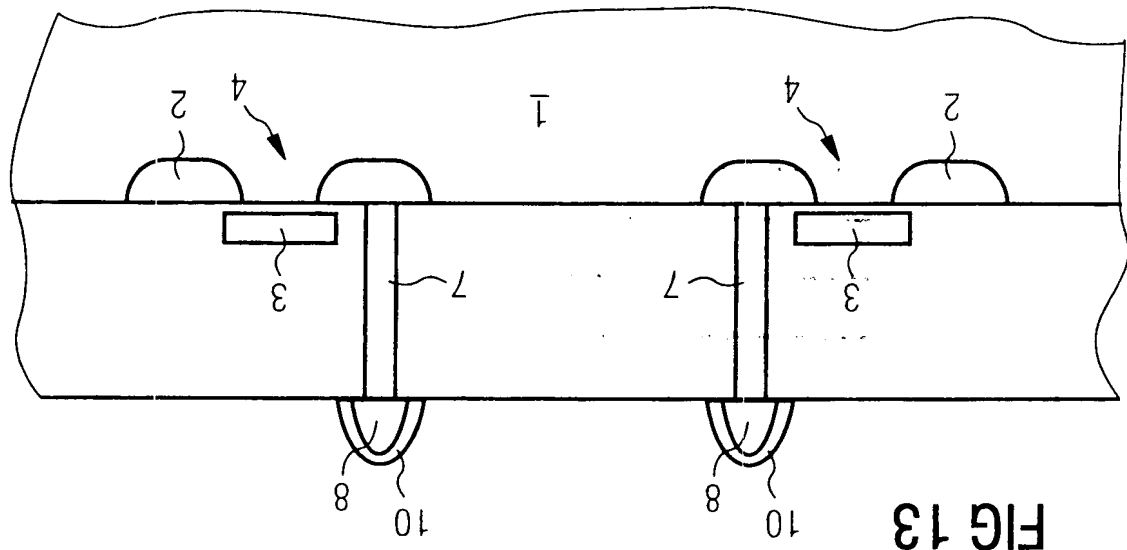


FIG 13